

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 2 年 1 0 月 1 5 日
Date of Application:

出 願 番 号 特 願 2 0 0 2 - 3 0 0 2 6 3
Application Number:
[ST. 10/C]: [J P 2 0 0 2 - 3 0 0 2 6 3]

出 願 人 セイコーエプソン株式会社
Applicant(s):

2 0 0 3 年 7 月 2 3 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 EP-0390701

【提出日】 平成14年10月15日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 21/00

【発明者】

 【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

 【氏名】 花岡 輝直

【特許出願人】

 【識別番号】 000002369

 【氏名又は名称】 セイコーエプソン株式会社

【代理人】

 【識別番号】 100090479

 【弁理士】

 【氏名又は名称】 井上 一

 【電話番号】 03-5397-0891

【選任した代理人】

 【識別番号】 100090387

 【弁理士】

 【氏名又は名称】 布施 行夫

 【電話番号】 03-5397-0891

【選任した代理人】

 【識別番号】 100090398

 【弁理士】

 【氏名又は名称】 大淵 美千栄

 【電話番号】 03-5397-0891

【手数料の表示】

【予納台帳番号】 039491

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9402500

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置及びその製造方法、回路基板並びに電子機器

【特許請求の範囲】

【請求項 1】 集積回路から配線が形成されてなる半導体ウエハに、前記配線の一部であるパッドから再配線層を形成し、前記再配線層に外部端子を形成すること、

前記半導体ウエハ上に樹脂層を形成すること、

前記樹脂層上に、開口パターンを有するマスク層を形成すること、

前記樹脂層上に前記マスク層が配置された状態で、前記樹脂層の一部を除去し、前記樹脂層に開口部を形成すること、及び、

前記半導体ウエハを、前記開口部から切断すること、

を含む半導体装置の製造方法。

【請求項 2】 請求項 1 記載の半導体装置の製造方法において、前記マスク層を、樹脂で形成する半導体装置の製造方法。

【請求項 3】 請求項 2 記載の半導体装置の製造方法において、前記マスク層を、ドライフィルムから形成する半導体装置の製造方法。

【請求項 4】 請求項 1 から請求項 3 のいずれかに記載の半導体装置の製造方法において、

前記樹脂層の前記一部の除去を、サンドブラスト又はエッチングによって行う半導体装置の製造方法。

【請求項 5】 請求項 1 から請求項 4 のいずれかに記載の半導体装置の製造方法において、

前記樹脂層を、前記外部端子の少なくとも根本を覆うように形成する半導体装置の製造方法。

【請求項 6】 請求項 1 から請求項 5 のいずれかに記載の半導体装置の製造方法において、

前記半導体ウエハに絶縁層を形成し、前記絶縁層上を通るように前記再配線層を形成する半導体装置の製造方法。

【請求項 7】 請求項 6 記載の半導体装置の製造方法において、
前記絶縁層を、前記第 1 の領域を避けて形成する半導体装置の製造方法。

【請求項 8】 請求項 1 から請求項 7 のいずれかに記載の半導体装置の製造方法において、

前記樹脂層を形成する前に、前記外部端子を形成する領域を除いて前記再配線層を覆うようにソルダレジスト層を形成することをさらに含む半導体装置の製造方法。

【請求項 9】 請求項 8 記載の半導体装置の製造方法において、
前記ソルダレジスト層を、前記第 1 の領域を避けて形成する半導体装置の製造方法。

【請求項 10】 請求項 1 から請求項 9 のいずれかに記載の方法によって製造されてなる半導体装置。

【請求項 11】 請求項 10 記載の半導体装置が実装された回路基板。

【請求項 12】 請求項 10 記載の半導体装置を有する電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体装置及びその製造方法、回路基板並びに電子機器に関する。

【0002】

【発明の背景】

半導体装置の高密度実装を追及すると、ベアチップ実装が理想的である。しかしながら、ベアチップは、品質の保証及び取り扱いが難しい。そこで、CSP (Chip Scale/ Size Package) が適用された半導体装置が開発されている。特に近年、ウエハレベルで製造する、いわゆるウエハレベル CSP が注目されている。ウエハレベル CSP では、半導体ウエハに再配線及び外部端子 (例えばハンダボール) を形成し、その後、半導体ウエハをダイシングして複数の半導体装置を形成する。また、外部端子の根本補強などのために、樹脂層を設ける場合があった。その場合、半導体ウエハをダイシングするときに、樹脂層も同時にダイシングするので、ダイシングブレードに目詰まりが生じる。そのため、半導体チップの

端部が欠けないようにダイシングすることが難しかった。半導体チップの端部が欠けると信頼性が低下する。

【0003】

本発明の目的は、半導体装置及びその製造方法、回路基板並びに電子機器に関して、信頼性の低下を防ぐことにある。

【0004】

【課題を解決するための手段】

(1) 本発明に係る半導体装置の製造方法は、集積回路から配線が形成される半導体ウエハに、前記配線の一部であるパッドから再配線層を形成し、前記再配線層に外部端子を形成すること、

前記半導体ウエハ上に樹脂層を形成すること、

前記樹脂層上に、開口パターンを有するマスク層を形成すること、

前記樹脂層上に前記マスク層が配置された状態で、前記樹脂層の一部を除去し、開口部を形成すること、及び、

前記半導体ウエハを、前記開口部内で切断すること、を含む。

【0005】

本発明によれば、切断される第1の領域から樹脂層が除去されるので、切断を良好に行うことができる。これにより、信頼性の低下を防止することができる。

【0006】

(2) この半導体装置の製造方法において、前記マスク層を、樹脂で形成してもよい。

【0007】

(3) この半導体装置の製造方法において、前記マスク層を、ドライフィルムから形成してもよい。

【0008】

(4) この半導体装置の製造方法において、前記樹脂層の前記一部の除去を、サンドブラスト又はエッチングによって行ってもよい。

【0 0 0 9】

(5) この半導体装置の製造方法において、
前記樹脂層を、前記外部端子の少なくとも根本を覆うように形成してもよい。

【0 0 1 0】

(6) この半導体装置の製造方法において、
前記半導体ウエハに絶縁層を形成し、前記絶縁層上を通るように前記再配線層を形成してもよい。

【0 0 1 1】

(7) この半導体装置の製造方法において、
前記絶縁層を、前記第 1 の領域を避けて形成してもよい。

【0 0 1 2】

(8) この半導体装置の製造方法において、
前記樹脂層を形成する前に、前記外部端子を形成する領域を除いて前記再配線層を覆うようにソルダレジスト層を形成することをさらに含んでもよい。

【0 0 1 3】

(9) この半導体装置の製造方法において、
前記ソルダレジスト層を、前記第 1 の領域を避けて形成してもよい。

【0 0 1 4】

(10) 本発明に係る半導体装置は、上記方法によって製造されてなる。

【0 0 1 5】

(11) 本発明に係る回路基板には、上記半導体装置が実装されてなる。

【0 0 1 6】

(12) 本発明に係る電子機器は、上記半導体装置を有する。

【0 0 1 7】**【発明の実施の形態】**

図 1 (A) ～図 4 (B) は、本発明の実施の形態に係る半導体装置の製造方法を説明する図である。本実施の形態では、半導体ウエハ 10 (図 5 参照) を使用する。半導体ウエハ 10 には、図 1 (A) に示すように、集積回路 12 が形成されている。半導体ウエハ 10 を複数の半導体チップに切り出す場合、半導体ウエ

ハ 10 には、複数の集積回路 12 が形成され、個々の半導体チップが個々の集積回路 12 を有することになる。

【0018】

半導体ウエハ 10 の表面には、1 層又はそれ以上の層のパッシベーション膜 14, 16 が形成されていてもよい。例えば、 SiO_2 又は SiN 等からなるパッシベーション膜 14 上に、ポリイミド樹脂等からなるパッシベーション膜 16 を形成してもよい。

【0019】

半導体ウエハ 10 には、パッド 18 が形成されている。パッド 18 は、集積回路 12 に電氣的に接続された配線の一部（端部）である。パッシベーション膜 16 は、パッド 18 の少なくとも中央部を避けて形成されている。

【0020】

半導体ウエハ 10 には、パッシベーション膜 14, 16 上に、絶縁層 20 が形成されていてもよい。絶縁層 20 は、複数層で形成されてもよいが、1 層で形成されていてもよい。絶縁層 20 は、応力緩和機能を有してもよい。絶縁層 20 は、ポリイミド樹脂、シリコン変性ポリイミド樹脂、エポキシ樹脂、シリコン変性エポキシ樹脂、ベンゾシクロブテン（BCB; benzocyclobutene）、ポリベンゾオキサゾール（PBO; polybenzoxazole）等の樹脂で形成することができる。絶縁層 20 は、第 1 の領域（切断領域）32 を避けて形成してもよい。

【0021】

本実施の形態では、図 1（A）に示すように、半導体ウエハ 10 に再配線層 22 を形成する。再配線層 22 は、パッド 18 から形成し、絶縁層 20 上を通るように形成してもよい。再配線層 22 の形成は例えば次のようにして行う。半導体ウエハ 10 に、一層又は複数層の導電膜 24 を形成する。例えば、 TiW 膜とその上の Cu 膜によって導電膜 24 を形成してもよい。導電膜 24 は、スパッタリングによって形成してもよい。導電膜 24 は、少なくとも再配線層 22 を形成する領域に形成し、半導体ウエハ 10 のパッド 18 が形成された面全体に形成してもよい。続いて、導電膜 24 上に、再配線層 22 を形成する領域を除くように、図示しないメッキレジスト層を形成する。導電膜 24 上に設けたメッキレジスト

層を、フォトリソグラフィなどの工程を経てパターンニングしてもよい。そして、導電膜 24 を電極として電解メッキによって、導電膜 24 上であってメッキレジスト層の開口領域に再配線層 22 を形成することができる。あるいは、無電解メッキによって、再配線層 22 を形成してもよい。

【0022】

導電膜 24 によって、再配線層 22 及び非樹脂層 30 が電氣的に接続されている場合、図 1 (B) に示すように、導電膜 24 をパターンニングする。例えば、導電膜 24 を、再配線層 22 をマスクとしてエッチングしてもよい。

【0023】

図 1 (C) に示すように、ソルダレジスト層 26 を形成してもよい。ソルダレジスト層 26 の形成は、後述する樹脂層 30 の形成前に行う。例えば、外部端子 28 を形成する領域（例えばランドの少なくとも一部）を除いて、再配線層 22 を覆うようにソルダレジスト層 26 を形成してもよい。ソルダレジスト層 26 は、第 1 の領域 32 を避けて形成してもよい。ソルダレジスト層 26 は、第 1 の領域 32 から間隔をあけて形成してもよい。

【0024】

図 2 (A) に示すように、再配線層 22 に外部端子 28 を形成してもよい。外部端子 28 は、ろう材（軟ろう又は硬ろう）によって形成してもよい。例えば、外部端子 28 は、ハンダボールであってもよい。

【0025】

図 2 (B) に示すように、樹脂層 30 を形成する。樹脂層 30 は、半導体チップ 10 の切断時には、第 1 の領域（切断領域）32 を除いた第 2 の領域 42 に形成する。樹脂層 30 は、一旦は、第 1 の領域 32 にも形成する。樹脂層 30 は、外部端子 28 を覆うように形成する。外部端子 28 が突出しているので、外部端子 28 の上端部の上では、樹脂層 30 が薄くなっている。

【0026】

図 3 (A) に示すように、樹脂層 30 の外部端子 28 上の部分（少なくともその一部）を除去して、外部端子 28 の一部（例えば先端部）を露出させる。その除去には、プラズマ等を用いたドライエッチングを適用してもよい。こうして、

外部端子 28 の少なくとも根本の部分を囲むように樹脂層 30 をパターンニングする。これによって、熱ストレスによって外部端子 28 に加えられる応力等を緩和することができる。なお、樹脂層 30 は、例えばポリイミド樹脂等で形成し、その熱膨張係数（線膨張係数）は、絶縁層 20 のそれよりも大きくてもよい。

【0027】

図 3 (B) に示すように、樹脂層 30 上に、開口パターンを有するマスク層 40 を形成する。マスク層 40 は、第 1 の領域 32 で開口し、第 2 の領域 34 を覆うようになっている。ここで、第 1 の領域 32 は、切断領域（例えばダイシング領域）であり、第 2 の領域 34 は、第 1 の領域 32 以外の領域（例えば半導体チップとなる領域）である。第 1 の領域 32 は、格子状をなす領域であってもよい。第 1 の領域 32 の少なくとも一部は、第 2 の領域 34 を囲む領域であってもよい。マスク層 40 は、樹脂で形成してもよい。マスク層 40 は、ドライフィルムから形成してもよい。マスク層 40 の材料は感光性でなくともよい。材料選択の自由度が高い。

【0028】

そして、樹脂層 30 上にマスク層 40 が配置された状態で、樹脂層 30 の第 1 の領域 32 内にある部分を除去し、開口部を形成する。この際、樹脂層 30 の第 2 の領域 34 内にある部分を残す。樹脂層 30 の第 1 の領域 32 上の部分の除去を、サンドブラスト又はエッチング（ドライエッチング又はウェットエッチング）によって行ってもよい。なお、除去とは、完全な除去でなくともよい。切断（ダイシング）に与える影響が小さければ、樹脂層 30 の一部が残っていてもよく、その残渣があってもよい。必要であれば、マスク層 40 を除去する。

【0029】

図 4 及び図 5 に示すように、半導体ウエハ 10 を第 1 の領域 32 で切断（例えばダイシング）する。すなわち、樹脂層 30 の開口部内から半導体ウエハを切断をする。開口部が切断ラインに沿って設けられてもよい。切断には、ブレード 50 を使用してもよい。この場合に、半導体ウエハ 10 をテープ（図示しない）等に貼り付けて切断してもよい。

【0030】

これによれば、切断領域である第1の領域32に樹脂層30がないので、ブレード50に目詰まり等が生じることが少なく、半導体チップの端部の欠けを抑えることができる。したがって、信頼性の高い半導体装置を製造することができる。

【0031】

図6は、上述した工程によって製造された半導体装置を示す図であり、図7は、図6のVII-VII線に沿って切った一部断面図である。半導体装置は、半導体チップ60を有する。半導体チップ60は、上述した半導体ウエハ10をダイシングして得られたものである。半導体チップ60上には、上述した工程で形成された要素が形成されている。樹脂層30の端部は、半導体チップ60の端部よりも内側に位置している。その他の詳細は、上述した内容から導くことができる内容なので省略する。

【0032】

本実施の形態によれば、切断される第1の領域32から樹脂層30の一部が除去されるので、半導体ウエハ10の切断を良好に行うことができる。これにより、信頼性の低下を防止することができる。

【0033】

図8には、本実施の形態に係る半導体装置1を実装した回路基板1000が示されている。回路基板1000には例えばガラスエポキシ基板等の有機系基板を用いることが一般的である。回路基板1000には例えば銅からなる配線パターンが所望の回路となるように形成されていて、それらの配線パターンと半導体装置1の外部端子28とを機械的に接続することでそれらの電氣的導通を図る。

【0034】

そして、本発明を適用した半導体装置1を有する電子機器として、図9にはノート型パーソナルコンピュータ2000、図10には携帯電話3000が示されている。

【図面の簡単な説明】

【図1】 図1(A)～図1(C)は、本発明の実施の形態に係る半導体装置の製造方法を説明する図である。

【図 2】 図 2 (A) ～図 2 (B) は、本発明の実施の形態に係る半導体装置の製造方法を説明する図である。

【図 3】 図 3 (A) ～図 3 (B) は、本発明の実施の形態に係る半導体装置の製造方法を説明する図である。

【図 4】 図 4 は、本発明の実施の形態に係る半導体装置の製造方法を説明する図である。

【図 5】 図 5 は、本発明の実施の形態に係る半導体装置の製造方法を説明する図である。

【図 6】 図 6 は、本発明の実施の形態に係る半導体装置を説明する図である。

【図 7】 図 7 は、図 6 のVII-VII線で切った一部断面図である。

【図 8】 図 8 は、本実施の形態に係る半導体装置が実装された回路基板を示す図である。

【図 9】 図 9 は、本実施の形態に係る半導体装置を有する電子機器を示す図である。

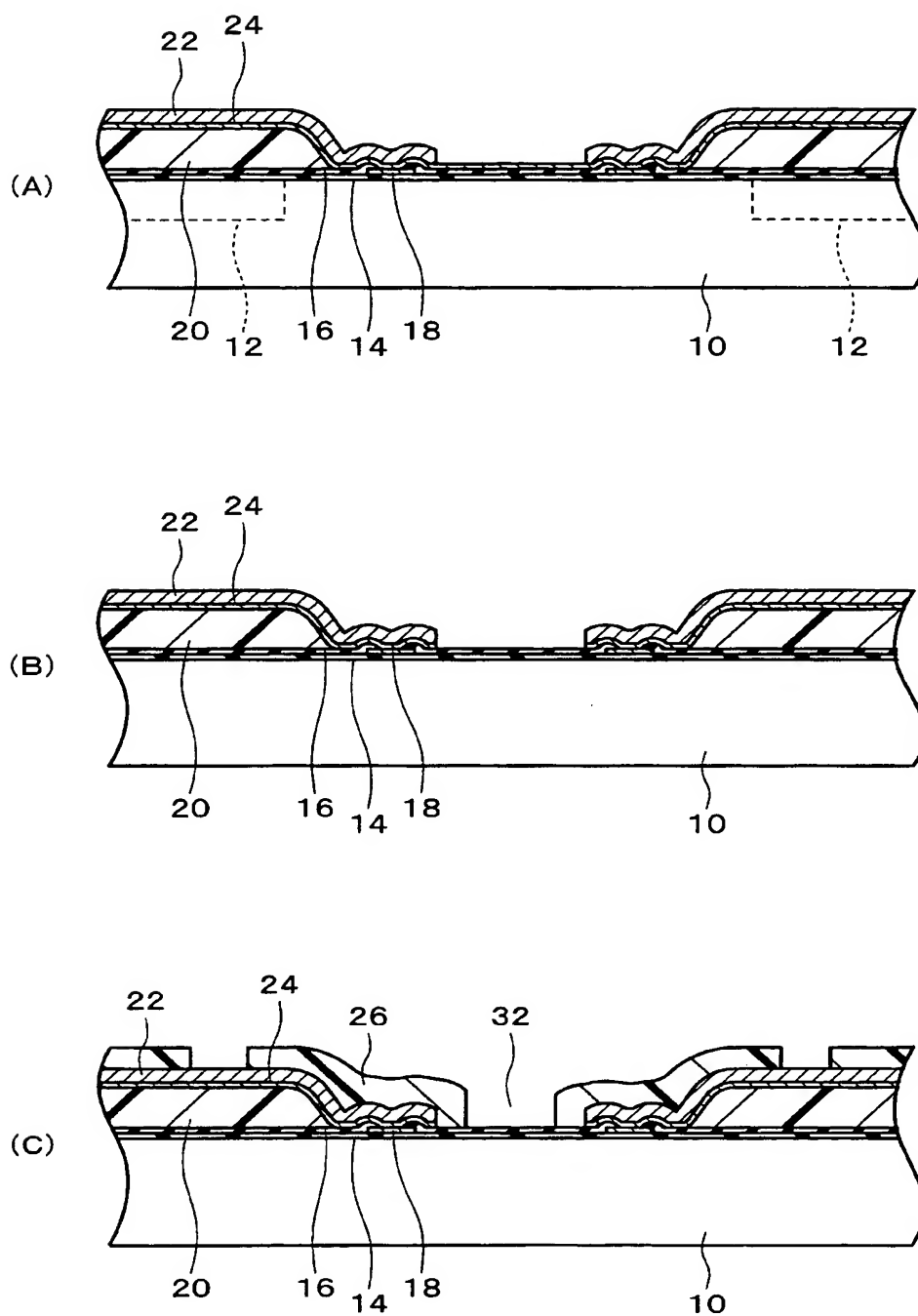
【図 10】 図 10 は、本実施の形態に係る半導体装置を有する電子機器を示す図である。

【符号の説明】

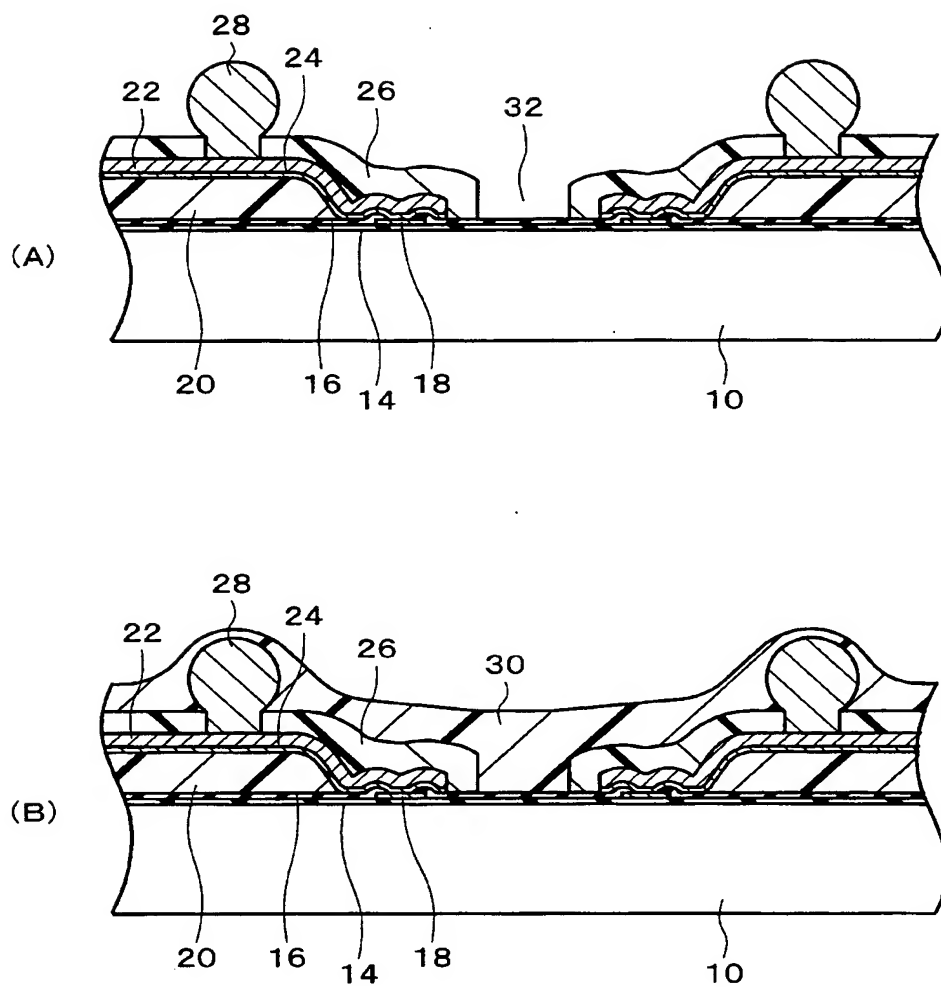
10 半導体ウエハ、 12 集積回路、 18 パッド、 20 絶縁層
22 再配線層、 26 ソルダレジスト層、 28 外部端子
30 樹脂層、 32 第1の領域、 34 第2の領域
40 マスク層、 60 半導体チップ

【書類名】 図面

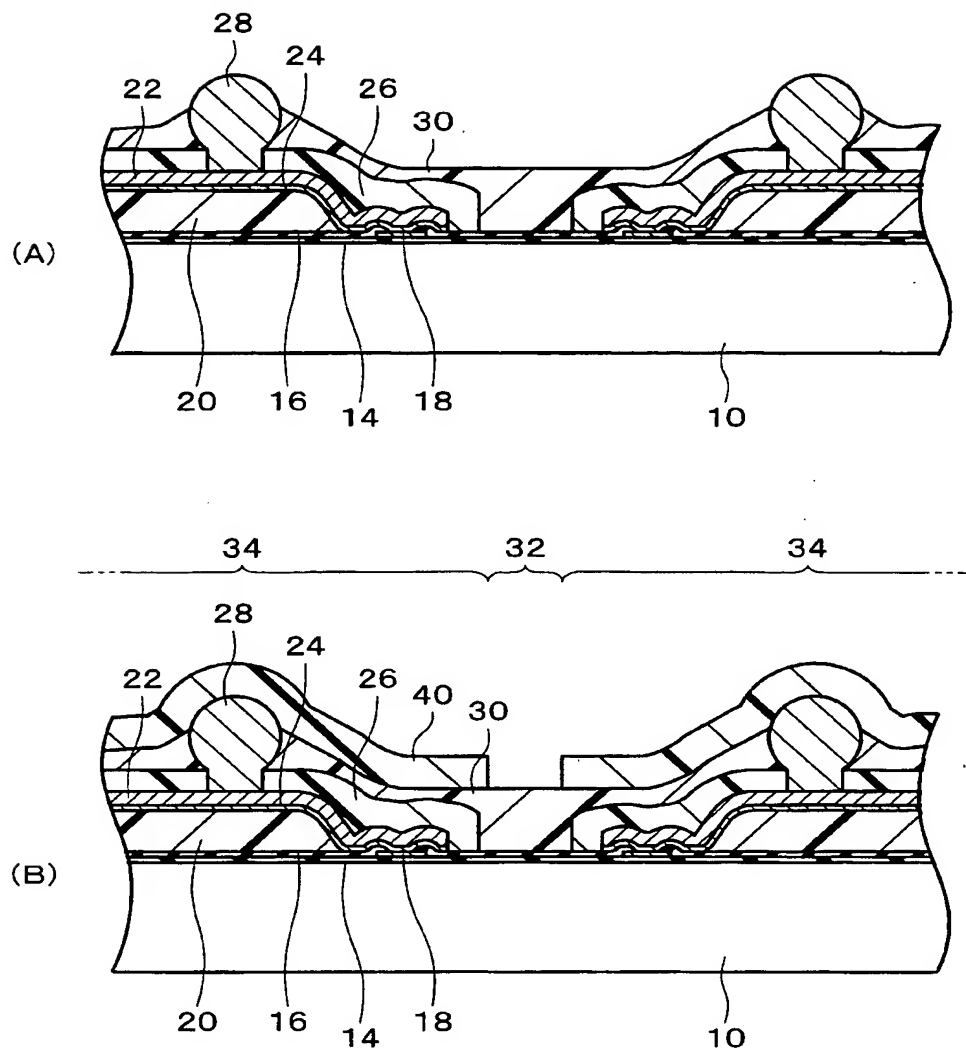
【図 1】



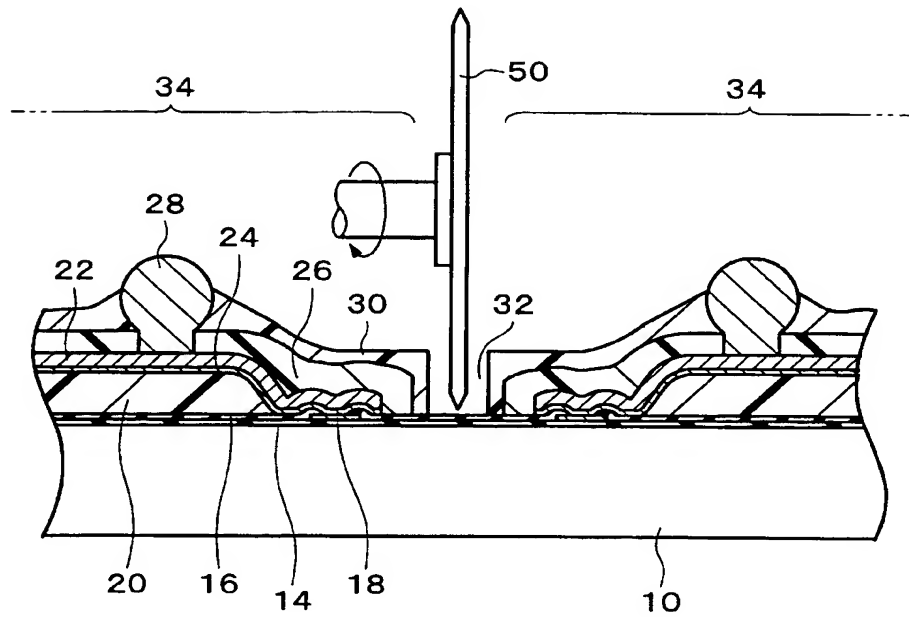
【図 2】



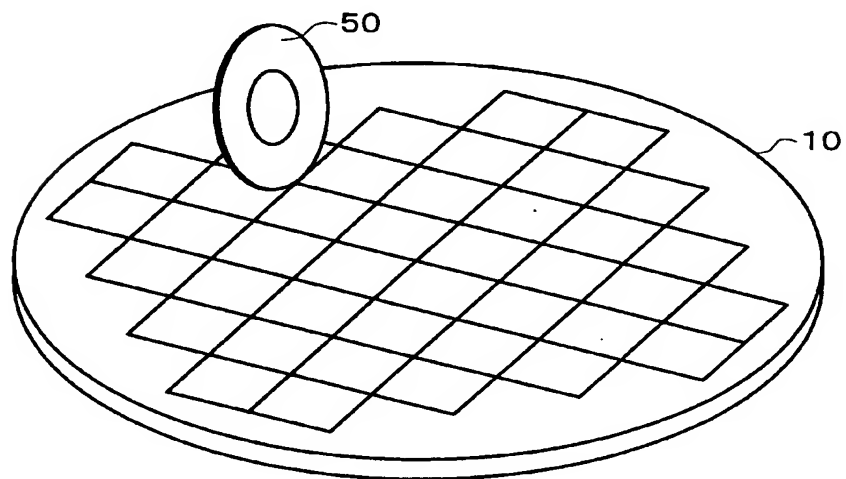
【図 3】



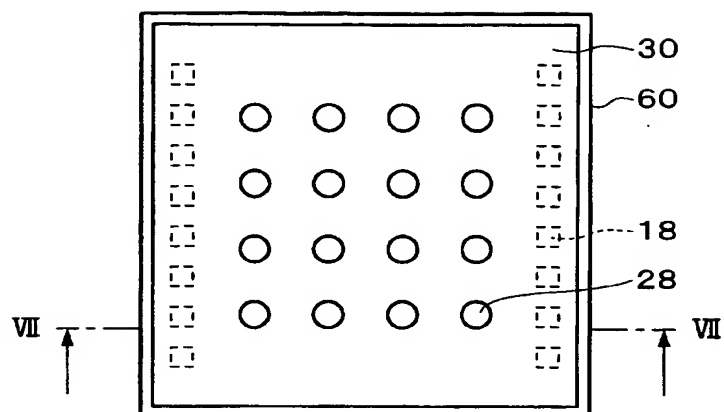
【図 4】



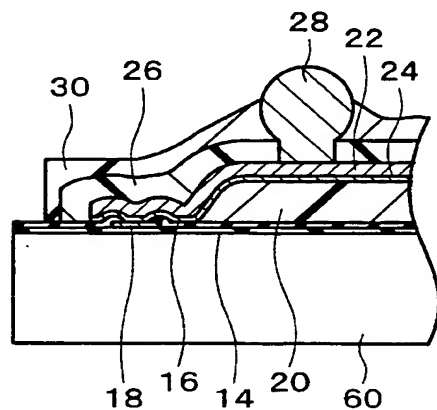
【図 5】



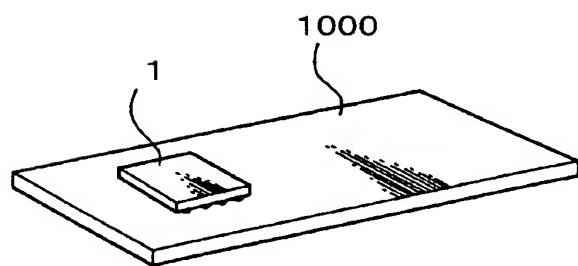
【図 6】



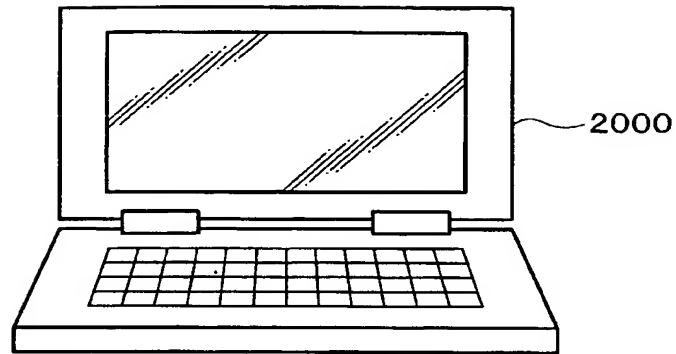
【図 7】



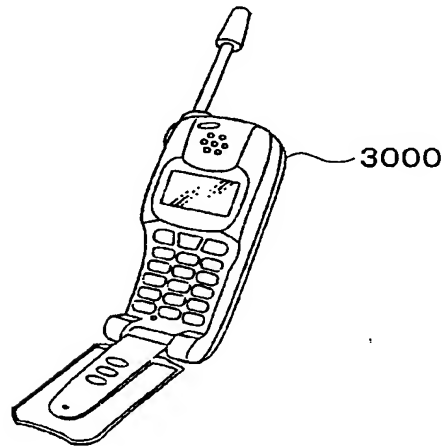
【図 8】



【図 9】



【図 10】



【書類名】 要約書

【要約】

【課題】 半導体装置及びその製造方法、回路基板並びに電子機器に関して、信頼性の低下を防ぐことにある。

【解決手段】 集積回路 1 2 から配線が形成されてなる半導体ウエハ 1 0 上に、配線の一部であるパッド 1 8 から再配線層 2 2 を形成し、再配線層 2 2 に外部端子 2 8 を形成する。半導体ウエハ 1 0 に樹脂層 3 0 を形成する。樹脂層 3 0 上に、開口パターンを有するマスク層 4 0 を形成する。樹脂層 3 0 上にマスク層 4 0 が配置された状態で、樹脂層 3 0 の一部を除去し、前記樹脂層に開口部を形成する。半導体ウエハ 1 0 を開口部から切断する。

【選択図】 図 3

特願 2 0 0 2 - 3 0 0 2 6 3

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 2 3 6 9]

1. 変更年月日

1 9 9 0 年 8 月 2 0 日

[変更理由]

新規登録

住 所

東京都新宿区西新宿 2 丁目 4 番 1 号

氏 名

セイコーエプソン株式会社